

設計複雜化 降功耗應全盤算計

低功耗設計被視為產品競爭力的關鍵，然功率設計無論在晶片端或系統端都是重要的挑戰。日前在舊金山舉辦的2008電子高峰會中，安森美半導體(ON Semiconductor)、英特矽爾(Intersil)、明導國際(Mentor Graphics)、奇夢達(Qimonda)、美國國家半導體(National Semiconductor)，以及益華電腦(Cadence)等多家廠商針對系統設計、軟硬體功率控制，與電源使用效率等進行多方面討論。

軟硬體設計並進

安森美半導體音頻解決方案資深總監 Michel De Mey 表示，隨著設計與應用的複雜化，更應充分考慮差異性，採用更有效率的系統功率控制方式，並選擇適當的架構及演算法進行軟硬體分割，以降低系統的耗能，以更有效率的作法結合功能與功耗。若只是一味地降低功耗而犧牲現實的效能，將是本末倒置。

英特矽爾資深市場總監 Andrew Baker 則指出，單純通過硬體設計已不能滿足降低系統功耗的需求，必須配合軟體才是較佳的解決方案。以軟體控制可實現即時控制與焦點控制。譬如，採用分割方式處理多工模式的微處理器(MCU)，可有效節約能量，並能針對工作、待機等不同工作模式進行智慧化功率管理。尤其以在行動手持設備等較複雜的設計範疇中，軟體成為工程師不可忽略的問題。

從晶片設計的角度來看功耗問題，則仰賴EDA工具和製程更緊密的結合。明導國際總經理 Glenn Perry 表示，從系統層級(System level)下手是解決功耗問題的最大機會。隨著資料量遽增，結合製程與程式庫(Libraries)、增進處理器和記憶體溝通效率，都是降低功耗的作法。

考量整體系統架構

奇夢達資深市場總監 Tom Trill 則從記憶體系統中較為耗電的元件角度觀察。他指出，不同的裝置帶來不同使用者需求，對於電源的使用效率也有很大影響。以伺服器為例，DRAM 電力消耗系統總電量高達25%，只要能維持穩定，降低功耗不是首要條件；對於手持式電子裝置而言，DRAM的耗電量對電池使用壽命影響甚巨；若是遊戲平台，性能的考量則會較電源效益優先。Tom Trill 認為，增進電源效益需靠技術與整體設計雙管齊下。然而受限於既有業界「電源文化」(Power Culture)，即便有其他替代解決方案，也不容易取代現有方案，「這和人類習慣使用石化能源十分類似」他說。

「降低功耗的責任不僅僅在於晶片設計工程師，也在於架構的選擇。」美國國家半導體全球合作市場經理 Rick Zarr 強調，功率轉換才是更大且更複雜的問題，應創造具電源效益且可增進各個層級的系統。然而既有的製程已經十分複雜，如果能從現有的解決方法中尋求有效的功率轉換新架構組合，減少重新投入新製程的成本，才是上上策。

益華電腦低功耗市場總監 Mohit Bhatnagar 指出，有資料顯示，通訊設備中90%功耗一半來自本身功能性耗能，另一半來自冷卻系統的需求。因此硬體設計團隊不僅需要考慮晶片尺寸、多電壓的優化，更需採用動態電壓頻率調整(Dynamic Voltage Frequency Scaling)與多電壓供電等先進的低功率設計技術。

與會廠商皆認同，因競爭需求使得功耗設計標準架構的誕生成為不可能的任務。然而，無論從晶片或系統設計，降低功耗將是無止盡的追求。■

作者 Miranda Lu