

ANGELA ROSSONI

Gli alti costi per NRE (Non Recurring Engineering) e per le maschere nelle nuove tecnologie di processo, i lunghi tempi di sviluppo, la mancanza di flessibilità e di capacità di differenziazione stanno spingendo i progettisti ad abbandonare le soluzioni Asic e Assp a favore delle soluzioni programmabili. Difatti, il numero di design-start in tecnologia Asic e Assp è in progressiva contrazione: i cicli di vita dei prodotti sempre più brevi e i margini più risicati rendono difficile giustificare gli investimenti di milioni di dollari necessari per un nuovo progetto. In passato i PLD erano usati in prevalenza per le funzioni periferiche, come pura logica di raccordo (glue logic); oggi svolgono funzioni chiave al centro del sistema. Fino a solo 5 anni fa, gran parte degli Fpga erano usati in applicazioni nelle comunicazioni e in campo militare/aerospaziale. Oggi le logiche programmabili sono diventate di uso comune in numerosi altri settori, compresi quelli automotive e consumer, per cui arrivare sul mercato rapidamente è diventato un imperativo. Le opportunità sono enormi: all'interno del mercato dei semiconduttori, che riguarda un giro d'affari di 270 miliardi di dollari, le soluzioni programmabili riguarderanno una fetta da 14 miliardi di dollari entro il 2011; il segmento relativo ai PLD varrà 5,2 miliardi di dollari. "È emersa l'esigenza di combinare la flessibilità e l'integrazione di funzioni DSP, logiche, di I/O e di connettività wireless ad alte prestazioni" osserva Moshe Gavrielov, CEO di **Xilinx**, durante un keynote tenuto in occasione dell'edizione 2008 del **Globalpress Electronics Summit**, a San Francisco. Applicare le soluzioni programmabili ai nuovi mercati non è immediato: in particolare, la loro diffusione nelle applicazioni emergenti, in campo consumer e dell'infotainment a bordo dell'auto, rende necessaria un'attenta progettazione orientata alla riduzione dei consumi.

#### **FPGA A BASSO CONSUMO: DA OSSIMORO A REALTÀ**

Fino a non molto tempo fa, gli Fpga a basso consumo erano considerati come una sorta di ossimoro, molto difficile se non impossibile da ottenere. Oggi per contro, gli Fpga stanno addirittura ottenendo un numero crescente di design-win nelle applicazioni portati-

li alimentate a batteria, in cui il basso consumo costituisce un requisito indispensabile, come nei telefoni cellulari e nei dispositivi di navigazione portatili. Data la loro capacità intrinseca di eseguire in modo efficace la prototipazione rapida, gli Fpga sono ormai diventati un'alternativa vantaggiosa a Asic e Assp. La prototipazione rapida consente ai produttori di apparecchi portatili di stare al passo con l'innovazione e con i mutevoli trend di mercato, aspetto questo particolarmente critico nel settore consumer. L'uso degli Fpga nelle applicazioni consumer è vantaggioso anche perché gli standard

#### **FPGA LOW-POWER E PROCESSI TECNOLOGICI**

Gli Fpga sono entrati in nuovi settori applicativi, un tempo preclusi, anche perché molti produttori hanno adottato processi tecnologici, architetture e tecniche per ridurre i consumi statici e dinamici e le correnti di leakage. Hanno ridotto la tensione operativa del core del dispositivo per abbattere i consumi di potenza statica. I produttori di dispositivi in logica programmabile stanno inoltre aggiornando i propri tool per ottimizzare i consumi di potenza nei propri progetti. La riduzione dei consumi è infatti ottenuta combinando opportune scelte

più comune in corrispondenza del nodo tecnologico di 45 nm per i dispositivi di alta fascia. In ogni caso, la dissipazione nei dispositivi Fpga di grandi dimensioni, con più di 500.000 LUT (Look Up Table) in tecnologia da 45 nm, continuerà ad aumentare nonostante gli sforzi compiuti dall'industria per minimizzare la potenza consumata per funzione. "Per i dispositivi Fpga di dimensioni maggiori la gestione termica continuerà a costituire un aspetto cruciale, proprio come lo è nei microprocessori o negli Asic di alta fascia" sottolinea Stan Kopeck, vice president, corporate marketing di Lattice Semiconductor.

## Fpga basso consumo: le sfide e le soluzioni proposte



Gli Fpga

stanno prendendo piede progressivamente nelle applicazioni in cui il basso consumo costituisce un requisito indispensabile

sono in rapida evoluzione, e la flessibilità intrinseca dei dispositivi programmabili consente ai produttori di apparecchi consumer di offrire le ultime tecnologie, soprattutto per quanto riguarda le nuove interfacce utente evolute. Secondo la società di analisi Semico Research, il mercato dei terminali portatili basato su soluzioni Fpga dovrebbe raggiungere un volume d'affari di 650 milioni di dollari entro il 2010. Questo mercato emergente richiede una nuova classe di Fpga a basso costo e a basso consumo, in grado di rispettare i budget di costo e di consumi degli apparecchi portatili alimentati a batterie. Gli Fpga e i PLD in generale non sostituiranno i dispositivi in banda base o i processori applicativi nei terminali portatili. Piuttosto, puntano a sostituire gli Asic e gli Assp. Nei telefoni cellulari di alta fascia scaricano il chip in banda base e si comportano come un coprocessore per una funzione dedicata.

architetture con processi tecnologici ottimizzati. Gli effetti sulla potenza dissipata dai dispositivi legati alla migrazione verso le tecnologie di processo successive sono oggetto di intense discussioni. La fisica del transistor impone che al diminuire della lunghezza di canale le correnti di leakage aumentino. Per compensare questo fenomeno, i fornitori di Fpga avanzati adottano particolari accorgimenti nei propri progetti. Ad esempio, usano una varietà di transistor con lunghezze di canali diverse. È possibile ottimizzare i consumi di potenza usando i transistor a lunghezza di canale inferiore solo nei percorsi più critici per la velocità. Usando transistor con lunghezza di canale superiore nei percorsi di segnale a velocità inferiore, è possibile ridurre i consumi laddove non sono necessarie prestazioni particolarmente spinte. Inoltre, le architetture di dispositivi possono essere ottimizzate per includere funzionalità on-chip per l'ottimizzazione dell'alimentazione. Ad esempio, è possibile adottare compromessi fra la velocità e i consumi dei blocchi logici che ottimizzano la potenza richiesta in base all'applicazione effettiva che è programmata nel dispositivo. Questo approccio è relativamente

#### **FPGA A BASSO CONSUMO: ALCUNE SOLUZIONI IN COMMERCIO**

I produttori di logica programmabile si stanno focalizzando sullo sviluppo di soluzioni a basso consumo. **Actel** ha introdotto la nuova famiglia di Fpga Igloo Plus, ottimizzati per applicazioni con requisiti particolarmente spinti in termini di consumi. Questi dispositivi, basati su memoria flash, sono fabbricati in un processo da 130 nm; integrano da 30.000 a 125.000 gate di sistema, con un numero di I/O aumentato del 64% rispetto ai dispositivi Igloo di generazione precedente. I nuovi dispositivi Igloo Plus presentano consumi di potenza considerevolmente inferiori rispetto ad analoghi basati su Sram. Secondo Actel, le soluzioni basate su flash possono ridurre i consumi di potenza prodotti dalla corrente di leakage da due a quattro ordini di grandezza. Actel offre un dispositivo che consuma appena 5 µW di potenza statica, rispetto ai milliamperes consumati dagli Fpga basati su Sram. La famiglia Igloo offre inoltre numerose innovazioni per la riduzione dei consumi, come la modalità operativa Flash\*Freeze, la quale consente di passare fra le modalità dinamica e statica mantenendo gli stati di I/O

invariati. L'ambiente libero è stato inoltre dotato di funzioni che consentono di ottimizzare il layout per i consumi, anziché per le temporizzazioni. L'anno scorso Altera ha annunciato la famiglia Cyclone III. Fabbricati con un processo da 65 nm messo a disposizione da Taiwan Semiconductor Manufacturing, i nuovi dispositivi sono configurati con un massimo di 119.088 elementi logici, 3,9 Mbit di memoria e 288 moltiplicatori per applicazioni DSP, con un consumo statico di appena 0,5 Watt. Gli Fpga Cyclone III sono destinati ad applicazioni a basso consumo, tra cui i telefoni cellulari. I dispositivi Spartan 3A di Xilinx, ottimizzati per applicazioni che fanno ampio uso di I/O, integrano da 50.000 a 3,4 milioni di gate di sistema, e assicurano una riduzione della potenza statica di oltre il 40% nella modalità operativa suspend e fino al 99% in modalità hibernate, rispetto ad altri dispositivi analoghi sul mercato. La modalità suspend consente di ridurre i consumi, mantenendo le configurazioni e i dati dell'Fpga nello stesso stato della configurazione operativa. La modalità hibernate, per contro, consente di ottenere il livello più basso possibile di corrente a riposo (virtualmente 0 mA), riuscendo a spegnere completamente il dispositivo. I dispositivi Spartan 3A eliminano inoltre la necessità di componenti esterni come regolatori, dissipatori termici e buffer, e sono ideali per applicazioni a basso costo che richiedono ampie risorse DSP e per la connettività. Recentemente, un nuovo player è entrato nel mercato delle logiche programmabili a basso consumo: la startup SiliconBlue ha reso nota una nuova famiglia di Fpga su chip singolo, con consumi ultra bassi, pensati espressamente per le applicazioni portatili alimentate a batterie. Realizzati in un processo Cmos standard da 65 nm, i nuovi Fpga ultra low-power includono una memoria di configurazione non volatile on-chip. Un'architettura proprietaria ottimizzata per i consumi, combinata a un processo tecnologico da 65 nm, consente a SiliconBlue di fornire dispositivi con una corrente operativa di appena 25  $\mu$ A. La capacità logica dei nuovi dispositivi varia da 2.000 a 16.000 celle logiche con un numero di I/O che varia da 128 a 384.

#### FPGA A BASSO CONSUMO E CPLD: COMPLEMENTARI O IN CONTRAPPOSIZIONE?

I nuovi dispositivi Fpga a basso consumo si prestano anche per parte delle applicazioni tradizional-

mente servite dai Cpld. Questo significa che i Cpld saranno progressivamente sostituiti dai dispositivi Fpga low-power? Tradizionalmente i Cpld sono stati usati per realizzare blocchi di piccole dimensioni con funzioni di logica di collegamento a supporto dei microprocessori del sistema: alcuni esempi includono le unità decoder, gli arbitri, i timer watchdog e le espansioni I/O. Date le densità di questi dispositivi, essi tendono ad essere molto più piccoli rispetto a gran parte degli Fpga e di conseguenza hanno applicazioni uniche in particolare quando sono necessarie solo piccole quantità di logica programmabile in sistemi quali, ad esempio, un PDA o un'unità GPS. Alcuni dispositivi inoltre costano meno di 1 dollaro, in volumi, cosa che non avviene per gli Fpga. I cosiddetti 'Zero Power' Cpld forniscono anche vantaggi di potenza unici rispetto agli Fpga standard per le applicazioni portatili in cui sono necessarie le correnti di standby dell'ordine dei microampere. Ad esempio, i MAX IIZ di Altera offrono consumi di appena 29  $\mu$ A, che li rendono adatti per l'uso in applicazioni alimentate a batteria. I Cpld CoolRunner-II di Xilinx presentano consumi ultra-ridotti, pari a 28,8 mW, con una corrente di standby tipica di 16  $\mu$ A. Tuttavia, sono presenti sul mercato alcuni dispositivi Fpga, in particolare in quelli di tipo instant-on dotati di memoria non volatile, con funzioni di tipo Cpld integrate. Lattice Semiconductor, ad esempio, dispone di due classi di dispositivi che soddisfano questi requisiti: i PLD 'Crossover' MachXO per gli Fpga non volatili Lattice XP2. La serie MachXO presenta da 256 a 2.280 LUT di logica in un singolo dispositivo, che supporta la funzionalità di tipo instant-on come i Cpld, ma è anche dotata di PLL e di blocchi di memoria on-chip. Questi dispositivi si prestano per funzioni critiche di sistema come la gestione dell'alimentazione al 'power-up', la logica di supporto ai microprocessori, i blocchi di configurazione degli Fpga, i blocchi di test e per il boundary scan e simili. "È ragionevole affermare che le applicazioni dei Cpld che generano i volumi maggiori sono ancora all'interno della gamma fra 32 a 256 macrocelle" osserva Stan Kopec. "I dispositivi flash non possono sostituire i Cpld nelle applicazioni con requisiti particolarmente severi in termini di basso costo e basso con-



**STAN KOPEC**, vice president, corporate marketing di Lattice Semiconductor



**HEZI SAAR**, senior manager, flash product marketing di Actel

sumo. Occorre osservare inoltre che i nuovi Fpga low-power sono più che altro impiegati in nuovi progetti, piuttosto che in sistemi già esistenti. I mercati dei dispositivi Fpga low-power e dei Cpld sono tutto sommato complementari. Si sovrappongono in parte relativamente ai Cpld di alta fascia" osserva Hezi Saar, senior manager, flash product marketing di Actel. Nei progetti embedded, non solo in quelli a basso costo, gli Fpga a basso consumo sono in competizione non solo con i Cpld, ma anche con i microprocessori/microcontrollori. Vale la pena quindi confrontare come queste soluzioni differiscano in termini di prestazioni e di requisiti di gestione dell'alimentazione. Per funzioni di controllo molto semplici, che realizzano ad esempio delle macchine a stati finiti (FSM) o piccoli microcontrollori realizzati in Fpga o Cpld possono raggiungere frequenze in uscita fino a 400 MHz e oltre e batteranno gran parte delle MCU e MPU general purpose. Per funzioni di controllo di media complessità, gli Fpga possono fornire funzionalità equivalenti a quelle di MCU o MPU che operano a frequenze inferiori a 200 MHz ma potrebbero non essere altrettanto economici in relazione alla scala della funzione processore richiesta e alla necessità o meno di integrare altra logica Fpga nel sistema. Dal punto di vista della gestione dell'alimentazione, in generale Fpga e Cpld sono in qualche misura più semplici da gestire. Ad esempio, i nostri Cpld non richiedono sequenze dell'alimentazione e tipicamente richiedono una sola alimentazione. Gli Fpga di dimensioni medio-piccole richiedono poche alimentazioni (tipicamente Vcc-core e Vcc-aux, con un'alimentazione opzionale Vcc-io) con requisiti minimi in termini di sequenze di alimentazione. Il confronto tuttavia può dare adito a confusioni, perché è possibile ad esempio inserire un core di processore sintetizzabile in un Fpga, ottenendo una funzionalità identica a quella dei microprocessori, tranne che per i dispositivi più complessi. Inoltre, gli Fpga di alta fascia con alimentazioni dedicate per i core di processore sintetizzati e i Serdes integrati, sono più complessi da gestire dal punto di vista dell'alimentazione e della gestione del progetto termico, ma probabilmente non più di una MPU di alta fascia.

readerservice.it

Actel n. 19 - Altera n. 20

Lattice Semiconductor n. 21

SiliconBlue n. 22 - Xilinx n. 23

# FUJITSU

THE POSSIBILITIES ARE INFINITE

## Sapevate che...

We drive your application



...le MCU Fujitsu Motor Control incorporano veri co-processori per calcoli in virgola fissa?

#### 3-Phase Motor Control MCU series

- Unità MAC,  $\mu$ DSP: 32 x 32 + 72 bit in 1 ciclo
- ADC a 12 bit (2 $\mu$ s) (MB91470)
- Motor timer unit flessibile
- Interfaccia CAN (MB91F267N)
- Controllo 2 motori trifase da un solo chip (MB91480)
- Assistenza locale, tool hardware, esempi di codice software, note applicative, software gratuito di sviluppo

Starter kit disponibili

readerservice.it n.21021

FUJITSU MICROELECTRONICS EUROPE

Selezionate un distributore al sito: [www.fme-info.com](http://www.fme-info.com) o mandate una mail a: [info@fme.fujitsu.com](mailto:info@fme.fujitsu.com)